

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-283998

(43)公開日 平成 5 年(1993)10月29日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 K 17/60				
G 1 1 B 5/024		A 9196-5D		
5/027	1 0 4	Z 7426-5D		
H 0 3 F 3/343		A 8124-5 J		
		9184-5 J		
		H 0 3 K 17/ 60		H
		審査請求 未請求 請求項の数 1 (全 5 頁)		最終頁に続く

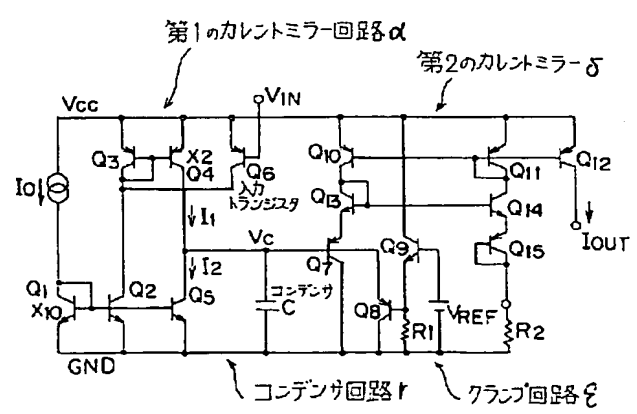
(21)出願番号	特願平4-105869	(71)出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22)出願日	平成 4 年(1992) 3 月30日	(72)発明者	小河 健治 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(74)代理人	弁理士 大西 孝治

(54)【発明の名称】 電流スイッチ回路

(57)【要約】

【目的】 特別な外付け部品を必要とすることなく、出力電流のスイッチング波形の立ち上がり又は立ち下がり

を滑らかにする。
【構成】 入力されたスイッチング信号 V_{IN} が変化すると、これに応じて入力トランジスタ Q_6 のオンオフ、第1のカレントミラー回路 α の動作状態が切り換わる。第1のカレントミラー回路 α が動作しているとき、コンデンサ回路 γ に内蔵のコンデンサ C が充電される。従って、コンデンサ C の両端電圧 V_c が上昇するが、これが所定値に達するとクランプ回路 ϵ によりクランプされる。一方、第1のカレントミラー回路 α が動作していないときには、コンデンサ C に供給される電流がないので、コンデンサ C が放電状態となる。第2のカレントミラー回路 δ では、コンデンサ C の両端電圧に応じた出力電流が生成される。



【特許請求の範囲】

【請求項1】 入力されたスイッチング信号に応じてオン・オフする入力トランジスタと、入力トランジスタのオン・オフに応じて動作状態が決定される第1のカレントミラー回路と、内蔵のコンデンサを有し、且つ第1のカレントミラー回路が動作しているとき、当該回路にて生成された電流によりコンデンサを充電する一方、第1カレントミラー回路が動作していないとき、当該コンデンサを放電するコンデンサ回路と、コンデンサの両端電圧を所定値にクランプするクランプ回路と、当該コンデンサの両端電圧に応じた出力電流を生成する第2のカレントミラー回路とを具備していることを特徴とする電流スイッチ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体集積回路の電流スイッチ回路に関する。

【0002】

【従来の技術】 図3は従来の電流スイッチ回路の回路図である。NPN型のトランジスタQ1、Q2によりカレントミラー回路が構成されている。トランジスタQ1のコレクタには、半導体集積回路の内部又は外部に用意した定電流源 I_{REF} が接続されるとともに、NPN型のトランジスタQ3のコレクタが接続される。トランジスタQ3のベースにはスイッチング信号 V_{IN} がベースに導入される。

【0003】 即ち、スイッチング信号 V_{IN} に応じてトランジスタQ3がオン・オフするに伴って、カレントミラー回路がオン・オフし、スイッチング信号 V_{IN} の状態が変化すると、トランジスタQ3のコレクタから取り出される出力電流 I_{OUT} の有無が変化するようになっている。

【0004】

【発明が解決しようとする課題】 さて、トランジスタQ3が急激にオン・オフすると、出力電流 I_{OUT} のスイッチング波形の立ち上がり又は立ち下がりが急峻になる。ところが、使用用途によっては、これが却って問題を引き起こすことになる。

【0005】 例えば、フロッピーディスク装置における消去ヘッドに供給すべき電流をオン・オフするのに、半導体集積回路の一部たる電流スイッチ回路を用いた場合、出力電流のスイッチング波形の立ち上がり又は立ち下がりが急峻になり過ぎると、消去ヘッドの磁気的作用で電流スイッチ回路の出力電圧が瞬間的に非常に高くなり、結果として半導体集積回路が破壊される虞れがある。

【0006】 このような用途に用いられる電流スイッチ回路は出力電流のスイッチング波形の立ち上がり又は立ち下がりが滑らかであることが望ましい。そこで、従来は半導体集積回路にコンデンサ等の外付け部品を接続することで、電流スイッチ回路の出力電流が急激に変化し

ないように対処していた。ところが、外付け部品が別途必要になると、製造コストが高くなり、出力電流が大きければ、比較的大きな容量のコンデンサが必要となるので、小型化を推進する上でも問題となる。

【0007】 本発明は上記した背景の下で創作されたものであり、その目的とするところは、特別な外付け部品を必要とすることなく、出力電流のスイッチング波形の立ち上がり又は立ち下がりを滑らかにすることができる電流スイッチ回路を提供することにある。

【0008】

【課題を解決するための手段】 本発明にかかる電流スイッチ回路は、入力されたスイッチング信号に応じてオン・オフする入力トランジスタと、入力トランジスタのオン・オフに応じて動作状態が決定される第1のカレントミラー回路と、内蔵のコンデンサを有し、且つ第1のカレントミラー回路が動作しているとき、当該回路にて生成された電流によりコンデンサを充電する一方、第1カレントミラー回路が動作していないとき、当該コンデンサを放電するコンデンサ回路と、コンデンサの両端電圧を所定値にクランプするクランプ回路と、当該コンデンサの両端電圧に応じた出力電流を生成する第2のカレントミラー回路とを具備していることを特徴とする。

【0009】

【作用】 入力されたスイッチング信号に応じて入力トランジスタのオン・オフが切り換わる。と同時に、第1のカレントミラー回路の動作状態が決定される。第1のカレントミラー回路が動作しているときには、当該回路にて生成された電流によりコンデンサ回路に内蔵のコンデンサが充電される。コンデンサの両端電圧が所定値になると、クランプ回路によりクランプされる。一方、第1のカレントミラー回路が動作していないときには、当該回路からコンデンサに供給される電流がないので、コンデンサは放電状態となる。そしてコンデンサの両端電圧に応じた出力電流が第2のカレントミラー回路にて生成される。従って、出力電流はスイッチング信号に応じた電流となるが、コンデンサ回路の時定数により、スイッチング信号が急激に変化したとしても、出力電流が急峻に変化することはない。

【0010】

【実施例】 以下、本発明にかかる電流スイッチ回路の一実施例を図面を参照して説明する。図1は実施例回路の回路図、図2は回路動作を説明するための主要信号のタイミングチャートである。

【0011】 ここに例をあげて説明する電流スイッチ回路は、フロッピーディスク装置のヘッドを制御する半導体集積回路の一部であって、消去ヘッドに供給すべき電流をオン・オフするための回路として用いられているものである。

【0012】 半導体集積回路に内蔵の他の回路から入力されたスイッチング信号 V_{IN} はPNP型の入力トランジ

10

20

30

40

50

スタQ6のベースに導入される。従って、入力トランジスタQ6はスイッチング信号 V_{IN} が V_L （図2参照）のときにオンとなる一方、 V_H （図2参照）のときにオフとなり、スイッチング信号 V_{IN} に応じてオンオフが切り換わる。入力トランジスタQ6のコレクタ出力は、次に説明する第1のカレントミラー回路 α の入力側に導かれている。

【0013】第1のカレントミラー回路 α はPNP型のトランジスタQ3、Q4から構成されている。第1のカレントミラー回路 α の入力側、より詳しくは、トランジスタQ3のコレクタ側には、定電流源 I_0 （電流の大きさも I_0 として表す）、NPN型のトランジスタQ1、Q2から構成された定電流回路 β が接続されている。即ち、第1のカレントミラー回路 α の入力電流は、定電流回路 β にて供給されるようになっている。

【0014】入力トランジスタQ6がオフのときには、第1のカレントミラー回路 α が動作し、入力電流に対するトランジスタQ3、Q4のエミッタ面積比（ここでは2）に応じた出力電流 I_1 がトランジスタQ4のコレクタから出力される。一方、入力トランジスタQ6がオンのときには、トランジスタQ3、Q4のベース電圧が略電源電圧 V_{CC} まで上がることから、第1のカレントミラー回路 α が動作せず、出力電流 I_1 の大きさは0となる。即ち、第1のカレントミラー回路 α は入力トランジスタQ6のオンオフに応じて動作状態が決定されるようになっている。

【0015】第1のカレントミラー回路 α の出力段にはコンデンサ回路 γ が接続されている。コンデンサ回路 γ は半導体集積回路に内蔵のコンデンサC（容量もCとして表す）とトランジスタQ5から構成されている。トランジスタQ5のベースはトランジスタQ1、Q2のベースと共通にされているので、トランジスタQ5のエミッタ電流 I_2 は第1のカレントミラー回路 α の動作に関係なく一定となる。

【0016】コンデンサ回路 γ は、第1のカレントミラー回路 α が動作しているときには、出力電流 I_1 からエミッタ電流 I_2 を差し引いた電流によりコンデンサCを充電（両端電圧を V_c とする）する一方、第1カレントミラー回路 α が動作していないときには、出力電流 I_1 が0であることから、コンデンサCを放電するようになっている。なお、コンデンサCの放電電流はトランジスタQ5を介して接地側に流れ、この大きさはエミッタ電流 I_2 に略等しい。

【0017】コンデンサ回路 γ の出力段にはクランプ回路 ε が接続されている。クランプ回路 ε は、PNP型のトランジスタQ8、NPN型のトランジスタQ9、抵抗R1、定電圧源 V_{REF} （この電圧も V_{REF} として表す）から構成されている。トランジスタQ8のエミッタベース間電圧とトランジスタQ9のベースエミッタ間電圧とが等しいので、コンデンサCの両端電圧 V_c が V_{REF} より

り小さいときには、トランジスタQ8、Q9が何れもオフとなる一方、コンデンサCの両端電圧 V_c が V_{REF} より大きいときには、トランジスタQ8、Q9が何れもオンとなる。この結果、コンデンサCの出力電圧 V_c は V_{REF} でクランプされる。

【0018】コンデンサ回路 γ の出力段には、クランプ回路 ε の他、第2のカレントミラー回路 δ が接続されている。第2のカレントミラー回路 δ は、PNP型のトランジスタQ7、Q10～Q15、抵抗R2から構成されている。トランジスタQ7のベースにはコンデンサCの両端電圧 V_c が導入されており、両端電圧 V_c に比例したエミッタ電流が流れる。このエミッタ電流はトランジスタQ13、Q14からなるカレントミラー回路、トランジスタQ11、Q10からなるカレントミラー回路、トランジスタQ12により順次増幅され、増幅された電流が出力電流 I_{OUT} として出力される。即ち、第2のカレントミラー回路 δ は、コンデンサCの充電電圧 V_c に比例した出力電流 I_{OUT} を生成するようになっている。

【0019】なお、本実施例では、フロッピーディスク装置の消去ヘッドに出力電流 I_{OUT} が供給される。

【0020】次に、電流スイッチ回路の動作について図2を参照して説明する。図2中上段には、スイッチング信号 V_{IN} のスイッチング波形が示されている。スイッチング信号 V_{IN} が V_L から V_H に立ち上がると、第1のカレントミラー回路 α が動作して、これから出力電流 I_1 が出力される。

【0021】なお、電流 I_0 を $10\mu A$ とし、トランジスタQ2、Q2、Q6のエミッタ面積比を10:1:1にした場合、出力電流 $I_1 = I_0 / 5 = 2\mu A$ 、トランジスタQ6のエミッタ電流 $I_2 = I_0 / 10 = 1\mu A$ となる。

【0022】コンデンサCには出力電流 I_1 から電流からエミッタ電流 I_2 を差し引いた電流が流れ、これによりコンデンサCが充電され、コンデンサCの両端電圧 V_c は $(I_1 - I_2) / C$ の傾きで上昇する。しかし両端電圧 V_c はクランプ回路 ε により V_{REF} でクランプされる。立ち上がり時間 t_r は $C \cdot V_{REF} / (I_1 - I_2)$ で表される。

【0023】その後、スイッチング信号 V_{IN} が V_H から V_L に立ち下がると、第1のカレントミラー回路 α が動作せず、出力電流 I_1 は0となる。よって、コンデンサCの放電が開始し、コンデンサCの両端電圧 V_c は I_2 / C の傾きで下降してほぼ0Vまで下がる。立ち下がり時間 t_f は $C \cdot V_{REF} / I_2$ で表される。従って、コンデンサCの両端電圧 V_c の波形は図2中段に示す通りとなる。

【0024】一方、コンデンサCの両端電圧 V_c は第2のカレントミラー回路 δ により電流に変換され、出力電流 I_{OUT} は V_c / R_2 に略等しい電流となる。出力電流 I_{OUT} の波形は図2下段に示す通りとなり、立ち上がり

10

20

30

40

50

5

又は立ち下がりには非常に滑らかとなる。それ故、フロッピーディスク装置における消去ヘッドの磁気的作用によって電流スイッチ回路の出力電圧が瞬時的に高くなるということが未然に防止され、半導体集積回路が破壊される虞れもなくなる。

【0025】また、立ち上がり時間 t_r 、立ち下がり時間 t_f をともに $20\mu s$ に設定すれば、コンデンサ C の容量値は $V_{REF} = 1V$ のとき、 $20pF$ となり、半導体集積回路に十分内蔵可能な値となる。

【0026】更に必要に応じて、 I_0 、 V_{REF} を温度に対して一定になるように設計した上で、コンデンサ C の温度特性を良いものにし、抵抗 $R2$ を外付けにして温度特性の良好なものにすると、出力電流 I_{OUT} の大きさは温度変化に対して大きく変化しない。また外付けの抵抗 $R2$ を可変にすると、出力電流 I_{OUT} の大きさも可変にでき、立ち上がり時間 t_r 、立ち下がり時間 t_f もほぼ一定にすることができる。

【0027】

【発明の効果】以上、本発明にかかる電流スイッチ回路は、回路構成上、出力電流のスイッチング波形の立ち上り又は立ち下がり滑らかにすることができる。しか

6

も大きな容量のコンデンサが必要としないので、これを半導体集積回路に内蔵とすることができる。それ故、特別な外付け部品を必要とせず、コストダウンを図ることができ、装置全体の小型化を推進する上でメリットがある。

【図面の簡単な説明】

【図1】本発明にかかる電流スイッチ回路の一実施例を説明するための図であり、実施例回路の回路図である。

【図2】回路動作を説明するための主要信号のタイミングチャートである。

【図3】従来の電流スイッチ回路を説明するための回路図である。

【符号の説明】

Q6 入力トランジスタ

α 第1のカレントミラー回路

β 定電流源回路

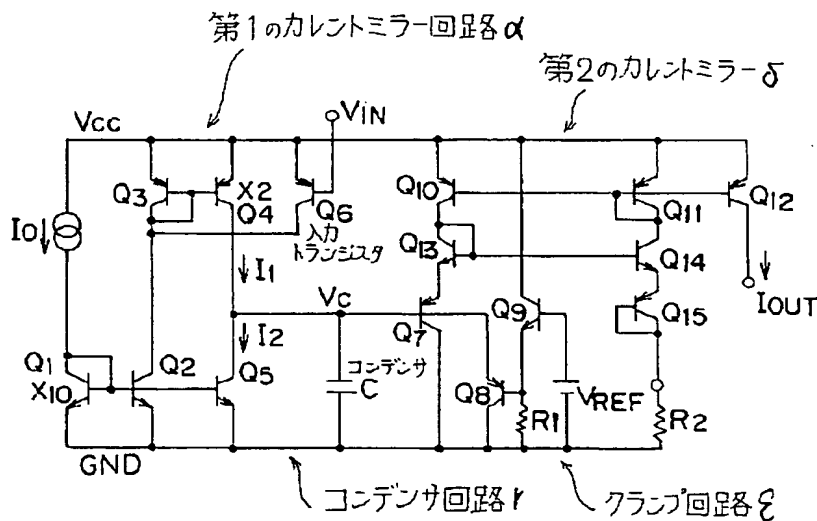
γ コンデンサ回路

C コンデンサ

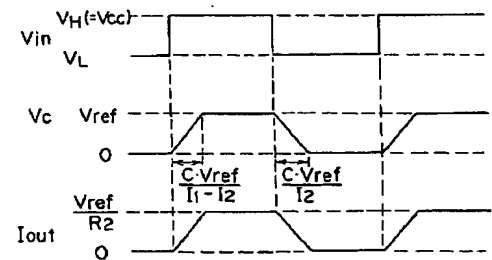
ϵ クランプ回路

δ 第2のカレントミラー回路

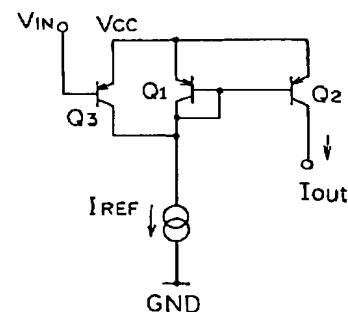
【図1】



【図2】



【図3】



$$V_c = \frac{V_{ref}}{1 - \frac{I_2}{I_1 - I_2}}$$

フロントページの続き

(51) Int. Cl.³

H 0 3 K 17/16

識別記号

序内整理番号

G 9181-5 J

F 1

技術表示箇所

[JP,05-283998,A]

[Claim(s)]

[Claim 1] The input transistor turned on and off according to the inputted switching signal, When it has the 1st current Miller circuit where operating state is determined according to turning on and off of an input transistor, and a built-in capacitor and the 1st current Miller circuit is operating, While charging a capacitor according to the current generated in the circuit concerned, when the 1st current Miller circuit is not operating, The current switching circuit characterized by providing the capacitor circuit which discharges the capacitor concerned, the clamping circuit which clamps the ends electrical potential difference of a capacitor to a predetermined value, and the 2nd current Miller circuit which generates the output current according to the ends electrical potential difference of the capacitor concerned.

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the current switching circuit of a semiconductor integrated circuit.

[0002]

[Description of the Prior Art] Drawing 3 is the circuit diagram of the conventional current switching circuit. Current Miller circuit is constituted by the transistors Q1 and Q2 of an NPN mold. Constant current source IREF prepared for the collector of a transistor Q1 to the interior or the exterior of a semiconductor integrated circuit While connecting, the collector of the transistor Q3 of an NPN mold is connected. A switching signal VIN is introduced into the base of a transistor Q3 at the base.

[0003] Namely, the output current IOUT which will be taken out from the collector of a transistor Q3 if a transistor Q3 follows on turning on and off according to a switching signal VIN, current Miller circuit is turned on and off and the condition of a switching signal VIN changes Existence changes.

[0004]

[Problem(s) to be Solved by the Invention] Now, if a transistor Q3 is rapidly turned on and off, it is the output current IOUT. The standup or falling of a switching waveform becomes steep. However, depending on an activity application, this will cause a problem on the contrary.

[0005] for example, turning on and off the current which should be supplied to the erase head in a floppy disk drive unit -- a semiconductor integrated circuit -- a part -- when a current switching circuit is used and the standup or falling of a switching waveform of the output current becomes steep too much, the output voltage of a current switching circuit becomes momentary very high in an operation of the MAG of the erase head, and there is a possibility that a semiconductor integrated circuit may be destroyed as a result.

[0006] As for the current switching circuit used for such an application, it is desirable for the standup or falling of a switching waveform of the output current to be smooth. Then, by connecting external components, such as a capacitor, to a semiconductor integrated circuit conventionally, it was coped with so that the output current of a current switching circuit might not change rapidly. However, since a manufacturing cost becomes high, and the capacitor of a comparatively big capacity is needed if the output current is large when external components are needed separately, it becomes a problem also when promoting a miniaturization.

[0007] The place which this invention is created under the above-mentioned background, and is made into the object is to offer the current switching circuit which can smooth the standup or falling of a switching waveform of the output current, without needing special external components.

[0008]

[Means for Solving the Problem] The input transistor which turns on and off the current switching circuit concerning this invention according to the inputted switching signal, When it has the 1st current Miller circuit where operating state is determined according to turning on and off of an input transistor, and a built-in capacitor and the 1st current Miller circuit is operating, While charging a capacitor according to the current generated in the circuit concerned, when the 1st current Miller circuit is not operating, It is characterized by providing the capacitor circuit which discharges the capacitor concerned, the clamping circuit which clamps the ends electrical potential difference of a capacitor to a predetermined value, and the 2nd current Miller circuit which generates the output current according to the ends electrical potential difference of the capacitor concerned.

[0009]

[Function] According to the inputted switching signal, turning on and off of an input transistor switches. Simultaneously, the operating state of the 1st current Miller circuit is determined. While the 1st current Miller circuit is operating, the capacitor of built-in in a capacitor circuit is charged according to the current generated in the circuit concerned. It will be clamped by the clamping circuit if the ends electrical potential difference of a capacitor becomes a predetermined value. On the other hand, since there is no current supplied to a capacitor from the circuit concerned while the 1st current Miller circuit is not operating, a capacitor will be in a discharge condition. And the output current according to the ends electrical potential difference of a capacitor is generated in the 2nd current Miller circuit. Therefore, although the output current turns into a current according to a switching signal, even if a switching signal changes rapidly, the output current does not change with the time constants of a capacitor circuit steeply.

[0010]

[Example] Hereafter, one example of the current switching circuit concerning this invention is explained with reference to a drawing. It is the timing chart of main signals for drawing 1

to explain the circuit diagram of an example circuit, and for drawing 2 explain circuit actuation.

[0011] The current switching circuits which give and explain an example here are some semiconductor integrated circuits which control the head of a floppy disk drive unit, and it is used as a circuit for turning on and off the current which should be supplied to the erase head.

[0012] The switching signal VIN inputted into the semiconductor integrated circuit from other built-in circuits is introduced into the base of the input transistor Q6 of an PNP mold. Therefore, when a switching signal VIN is VL (refer to drawing 2), while the input transistor Q6 serves as ON, it becomes off at the time of VH (refer to drawing 2), and turning on and off switches according to a switching signal VIN. The collector output of the input transistor Q6 is led to the input side of 1st current Miller circuit alpha explained below.

[0013] 1st current Miller circuit alpha consists of transistors Q3 and Q4 of an PNP mold. The input side of 1st current Miller circuit alpha and the current regulator circuit beta which consisted of a constant current source I0 (the magnitude of a current is also expressed as I0) and transistors Q1 and Q2 of an NPN mold are connected to the collector side of a transistor Q3 in more detail. That is, the input current of 1st current Miller circuit alpha is supplied in a current regulator circuit beta.

[0014] The output current I1 according to the emitter surface ratio [as opposed to / when the input transistor Q6 is OFF, 1st current Miller circuit alpha operates, and / an input current] (here 2) of transistors Q3 and Q4 It is outputted from the collector of a transistor Q4. On the other hand, since the base electrical potential difference of transistors Q3 and Q4 goes up to the abbreviation supply voltage Vcc when the input transistor Q6 is ON, 1st current Miller circuit alpha does not operate, but it is the output current I1. Magnitude is set to 0. Namely, as for 1st current Miller circuit alpha, operating state is determined according to turning on and off of the input transistor Q6.

[0015] Capacitor circuit gamma is connected to the output stage of 1st current Miller circuit alpha. Capacitor circuit gamma consists of Capacitors C (capacity is also expressed as C) and the transistors Q5 of built-in in a semiconductor integrated circuit. Since it is carried out to the base of transistors Q1 and Q2 in common, the base of a transistor Q5 is the emitter current I2 of a transistor Q5. Regardless of actuation of 1st current Miller circuit alpha, it becomes fixed.

[0016] the time of 1st current Miller circuit alpha operating, as for capacitor circuit gamma -- the output current I1 from -- emitter current I2 the time of 1st current Miller circuit alpha not operating, while charging Capacitor C according to the deducted current (an ends electrical potential difference is set to Vc) -- the output current I1 Since it is 0, Capacitor C is discharged. in addition, the discharge current of Capacitor C -- a transistor Q5 -- minding -- the earth side -- flowing -- this magnitude -- emitter current I2 abbreviation -- it is equal.

[0017] Clamping circuit epsilon is connected to the output stage of capacitor circuit gamma.

Clamping circuit epsilon consists of the transistor Q8 of an PNP mold, a transistor Q9 of an NPN mold, resistance R1, and a source VREF of a constant voltage (this electrical potential difference is also expressed as VREF). Since the emitter interbase voltage of a transistor Q8 and the electrical potential difference between base emitters of a transistor Q9 are equal, the ends electrical potential difference Vc of Capacitor C is VREF. When small, while transistors Q8 and Q9 all become off, the ends electrical potential difference Vc of Capacitor C is VREF. When large, transistors Q8 and Q9 all serve as ON. Consequently, the output voltage Vc of Capacitor C is VREF. It is clamped.

[0018] 2nd [besides clamping circuit epsilon] current Miller circuit delta is connected to the output stage of capacitor circuit gamma. 2nd current Miller circuit delta consists of transistors Q7, Q10-Q15 of an PNP mold, and resistance R2. The ends electrical potential difference Vc of Capacitor C is introduced into the base of a transistor Q7, and the emitter current proportional to the ends electrical potential difference Vc flows. For this emitter current, the current which sequential magnification was carried out [the current] by the current Miller circuit which consists of transistors Q13 and Q14, the current Miller circuit which consists of transistors Q11 and Q10, and the transistor Q12, and was amplified is the output current IOUT. It is outputted by carrying out. That is, 2nd current Miller circuit delta is the output current IOUT proportional to the charge electrical potential difference Vc of Capacitor C. It generates.

[0019] In addition, in this example, the output current IOUT is supplied to the erase head of a floppy disk drive unit.

[0020] Next, actuation of a current switching circuit is explained with reference to drawing 2 . The switching waveform of a switching signal VIN is shown in the drawing 2 Nakagami stage. a switching signal VIN -- VL from -- VH if it starts -- 1st current Miller circuit alpha -- operating -- future -- the output current I1 It is outputted.

[0021] In addition, current I0 It is set to emitter current $I_2 = I_0 / 10 = 1\mu\text{A}$ of output current $I_1 = I_0 / 5 = 2\mu\text{A}$, and a transistor Q6, when it is referred to as $10\mu\text{A}$ and emitter surface ratio of transistors Q2, Q2, and Q6 is set to 10:1:1.

[0022] Capacitor C -- the output current I1 from -- a current to emitter current I2 The deducted current flows, Capacitor C is charged by this, and the ends electrical potential difference Vc of Capacitor C rises with the inclination of $(I_1 - I_2) / C$. However, the ends electrical potential difference Vc is VREF by clamping circuit epsilon. It is clamped. Build up time t_r It is expressed with $C \cdot V_{REF} / (I_1 - I_2)$.

[0023] then, the switching signal VIN -- VH from -- VL if it falls -- 1st current Miller circuit alpha -- not operating -- the output current I1 It is set to 0. Therefore, discharge of Capacitor C begins, and the ends electrical potential difference Vc of Capacitor C descends with the inclination of I_2 / C , and falls to about 0V. Falling time amount t_f $C \cdot V_{REF} / I_2$ It is expressed. therefore, the wave of the ends electrical potential difference Vc of Capacitor C -- drawing 2 -- it becomes as shown in the middle.

[0024] On the other hand, it is changed into a current by 2nd current Miller circuit δ , and the ends electrical potential difference V_c of Capacitor C is the output current IOUT. Abbreviation etc. is by making it V_c/R_2 , and it becomes a current. Output current IOUT A wave becomes as it is shown in the drawing 2 lower berth, and a standup or falling becomes very smooth. So, it is prevented beforehand that the output voltage of a current switching circuit becomes high momentarily according to an operation of the MAG of the erase head in a floppy disk drive unit, and a possibility that a semiconductor integrated circuit may be destroyed is also lost.

[0025] Moreover, build up time t_r and falling time amount t_f If it is set as both 20 microseconds, at the time of $V_{REF} = 1V$, the capacity value of Capacitor C will be set to 20pF, and will become a semiconductor integrated circuit with a built-in possible value enough.

[0026] Furthermore, the need is accepted and they are I_0 and V_{REF} . If the temperature characteristic of Capacitor C is made good, resistance R_2 is made external and it is made the good thing of the temperature characteristic after designing so that it may become fixed to temperature, it is the output current IOUT. Magnitude does not change a lot to a temperature change. Moreover, if external resistance R_2 is made adjustable, it is the output current IOUT. Magnitude is also made to adjustable and they are build up time t_r and the falling time amount t_f . It can be mostly made regularity.

[0027]

[Effect of the Invention] As mentioned above, the current switching circuit concerning this invention can smooth the standup or falling of a switching waveform of the output current on circuitry. And since the capacitor of a big capacity does not need, this can be considered as built-in at a semiconductor integrated circuit. So, special external components are not needed, but a cost cut can be aimed at, and when promoting the miniaturization of the whole equipment, there is a merit.

[Brief Description of the Drawings]

[Drawing 1] It is drawing for explaining one example of the current switching circuit concerning this invention, and is the circuit diagram of an example circuit.

[Drawing 2] It is the timing chart of the main signals for explaining circuit actuation.

[Drawing 3] It is a circuit diagram for explaining the conventional current switching circuit.

[Description of Notations]

Q6 Input transistor

α Current Miller circuit [of α a 1st] α

β Constant current source circuit

γ Capacitor circuit

C Capacitor

ϵ Clamping circuit

δ 2nd current Miller circuit